

Advance Information

ACF - I

(Advanced Comb Filter-I)

アドバンスドコム フィルター[®]Iは、TV/LD/VTR用のビデオ・シグナル・プロセッサです。デジタル信号処理技術の使用により、コンポジット・ビデオ信号から輝度信号Yとカラー信号Cを分離します。このフィルタは、4 通倍PLL回路を内蔵しており、色副搬送波周波数を入力することにより4fscクロックの広帯域ビデオ信号処理を可能としています。また、ドット妨害やクロスカラー妨害などを最小限度に抑えており、無調整で高画質・高解像度を実現できます。このチップは、A/D、D/Aコンバータを内蔵しており、容易にアナログTV/LD/VTR回路に接続可能です。

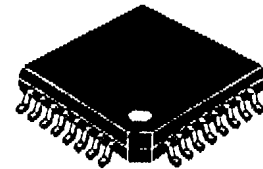
■推奨動作条件

電源電圧 $5 \pm 0.25 \text{ V}$
 動作温度 $-20 \sim +75 \text{ }^\circ\text{C}$

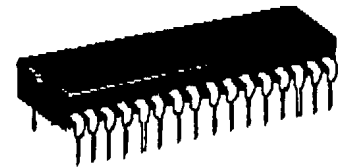
■特長

- 高速8ビット2ステップ・パラレルA/Dコンバータ内蔵
- 1本のライン・メモリ (910byte)
- アドバンスド・コムIプロセスによるY/C分離回路
- 2個の高速8ビットD/Aコンバータ内蔵
- 4通倍PLL回路内蔵
- クランプ回路内蔵
- 基準電圧源内蔵 (A/Dコンバータ用)

MC141624



FU サフィックス
32 QFP



SP サフィックス
32 SDIP

■注文情報

製品番号	パッケージ
MC141624FU	プラスチックQFP
MC141624SP	シュリンクDIP

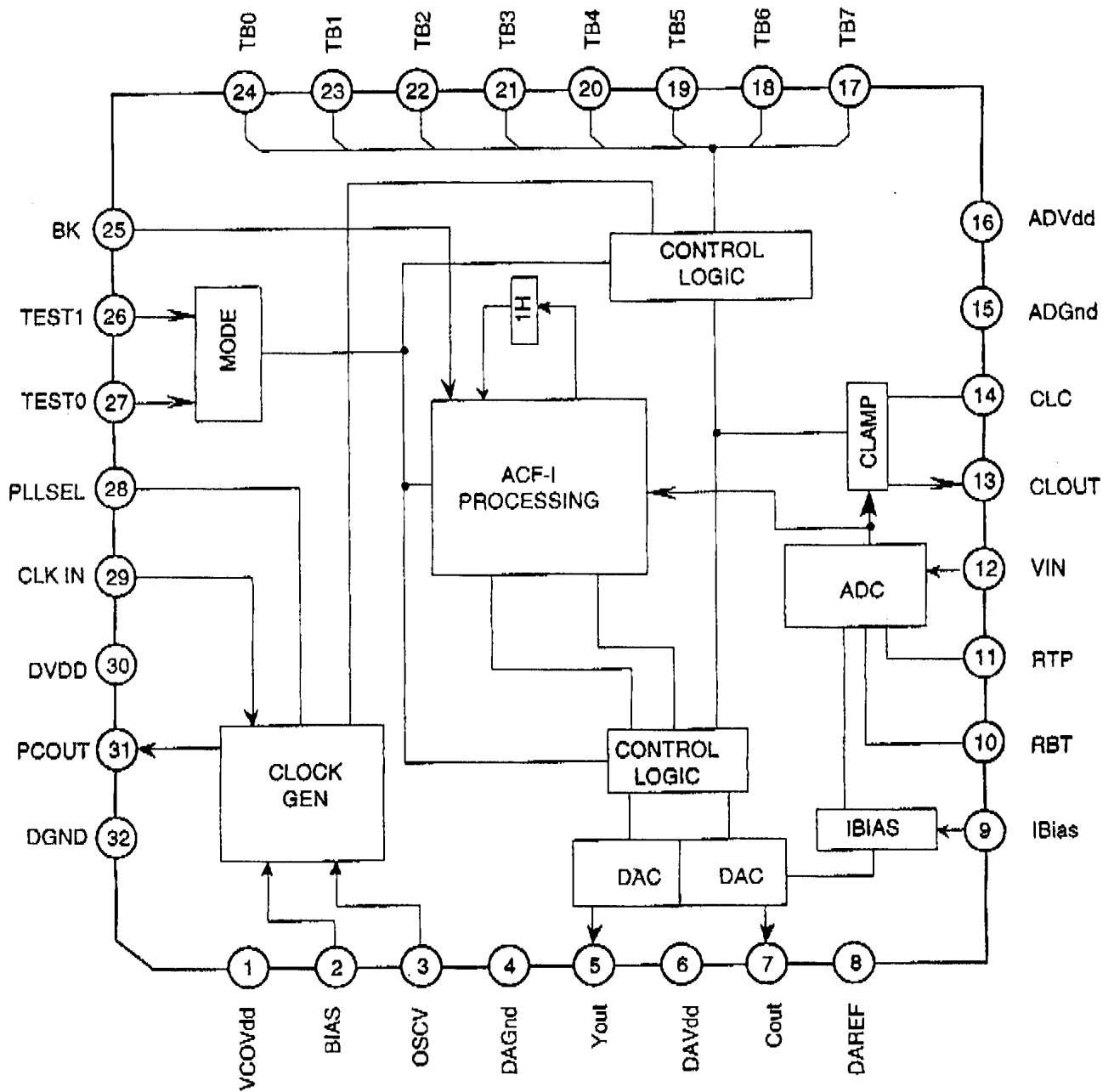


図1-1 ブロック図 (32QFP)

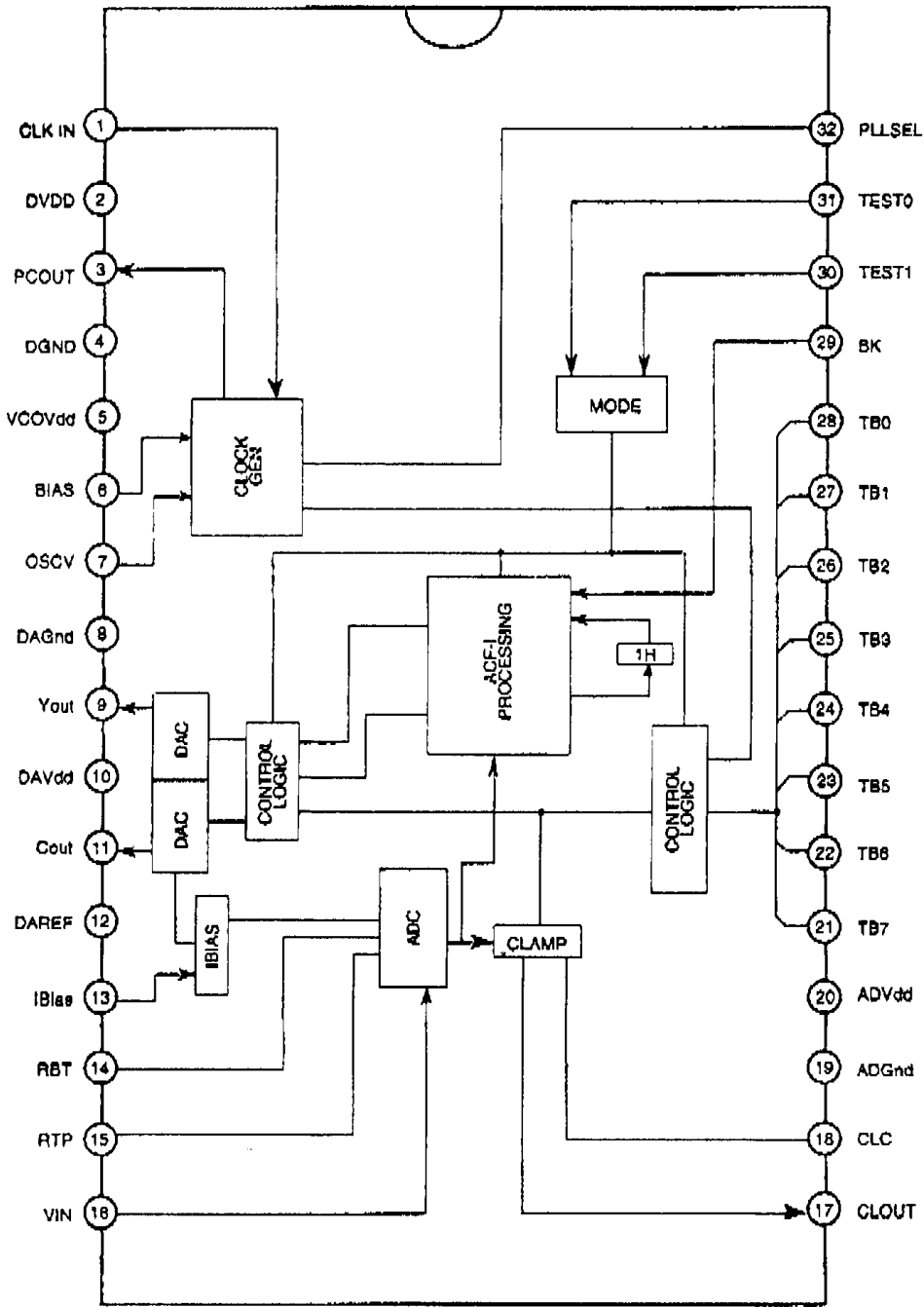


図1-2 ブロック図 (32SDIP)

■絶対最大定格

項目	記号	定格値	単位
DC電源電圧 (GND基準)	Vcc	-0.5 ~ +6.0	V
DC入力電圧 (GND基準)	Vin	-0.5 ~ Vcc + 0.5	V
DC出力電圧 (GND基準)	Vout	-0.5 ~ Vcc + 0.5	V
DC入力電流 (1ピンあたり)	Iin	±20	mA
DC出力電流 (1ピンあたり)	Iout	±25	mA
許容損失	Pd	500	mW
保存温度	Tstg	-50 ~ +150	°C

■電気的特性

項目	記号	最小	標準	最大	単位	備考
電源電圧	Vcc	4.75	5	5.25	V	
消費電流	Icc	-	50	60	mA	ノーマル・モード時
消費電力	Pow	-	250	315	mW	ノーマル・モード時
動作温度範囲	Ta	-20	-	75	°C	

●クロック入力 (VCC = 5.0V, Ta = 25°C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
色副搬送波周波数	fc	-	3.579545	-	MHz	
クロック周波数	clk	-	14.31818	-	MHz	
入力レベル Fsc	Vfc	2	-	-	Vp-p	
ハイレベル入力電圧 CLKIN	VicH	3.5	-	-	V	
ローレベル入力電圧 CLKIN	VicL	-	-	1.1	V	
クロックデューティ CLKIN	Dty	45	50	55	%	

● ADC

(VCC = 5.0V, Ta = 25 °C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
分解能	-	-	-	8	Bit	
積分非直線性誤差	INL	-	± 1.0	± 1.5	LSB	
微分非直線性誤差	DNL	-	± 0.5	± 1.0	LSB	
トップセルフリファレンスレベル	Vtps	2.4	2.5	2.6	V	
ボトムセルフリファレンスレベル	Vbts	0.4	0.5	0.6	V	
セルフリファレンス時最大アナログ入力レンジ	Vins	1.9	2	2.1	Vp-p	

● デジタル部

(VCC = 5.0V, Ta = 25°C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
ハイレベル入力電圧BK	ViH	3.5	-	-	V	
ローレベル入力電圧BK	ViL	-	-	1.1	V	
入力リーク電流BK	IinI	-	-	± 10	μA	Vin = DVcc or DGnd

●フィルタリング特性 (VCC = 5.0V, Ta = 25 °C ± 3 °C)

項目	記号	最小	標準	最大	単位	備考
YC分離度	-	40	-	-	dB	
バンドパス・フィルタ帯域	-	-	± 0.75	-	MHz	at - 3 dB

●DAC (VCC = 5.0V, Ta = 25 °C ± 3 °C)

項目	記号	最小	標準	最大	単位	備考
分解能	-	-	-	8	Bit	
積分非直線性誤差	INL	-	-	± 1	LSB	
微分非直線性誤差	DNL	-	-	± 0.5	LSB	
アナログ出力電圧 YOUT	Vyo	1	1.2	1.4	Vp-p	
アナログ出力電圧 COUT	Vco	1	1.2	1.4	Vp-p	
フルスケール電圧 YOUT	Vyfs	1.3	1.5	1.7	V	
フルスケール電圧 COUT	Vcfs	1.3	1.5	1.7	V	
ゼロスケール電圧 YOUT	Vyzs	0.1	0.3	0.5	V	
ゼロスケール電圧 COUT	Vczs	0.1	0.3	0.5	V	
出力インピーダンス	Oz	-	100	300	Ω	

●ADC - DAC 総合特性 (VCC = 5.0V, Ta = 25 °C ± 3 °C)

項目	記号	最小	標準	最大	単位	備考
電圧利得	-	-	- 4.4	-	dB	
帯域幅	-	5.5	5.9	6.4	MHz	at - 3 dB
微分利得	DG	-	-	5	%	
微分位相	DP	-	-	5	Deg	
バイアス電流	IBIAS	-	135	-	μA	IBIAS抵抗 12KΩ時

● クランプ回路特性 (VCC = 5.0V, Ta = 25°C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
クランプモード出力電圧 *7	Vclys	-	0.5	-	V	

● BK 端子特性 (VCC = 5.0V, Ta = 25°C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
BK 端子切り変わり時間		-	349	-	nS	5 clock

● 総信号ディレイ (VCC = 5.0V, Ta = 25°C ± 3°C)

項目	記号	最小	標準	最大	単位	備考
ノーマルモード時		-	1.711	-	μS	24.5 clock

*7 VIN 端子と CLOUT 端子を接続した内部クランプ回路を使用時

表1 端子説明

名称	PIN	機能
VCOVdd	1	VCO用電源端子
BIAS	2	VCO用バイアス電流端子：通常外付けの抵抗を通してD Gndと接続します。
OSCV	3	VCO制御電圧入力端子
DA Gnd	4	D/Aコンバータ用グランド端子
Yout	5	輝度信号出力端子
DA Vdd	6	D/Aコンバータ用電源端子
Cout	7	色信号出力端子
DAREF	8	D/Aコンバータ用リファレンス端子：通常0.1 μ Fの積層セラミック・コンデンサを通してD/A Gndへ接続します。
IBIAS	9	A/D,D/Aコンバータ用バイアス回路電流コントロール端子：通常外付けの抵抗を通してD/A Gndと接続します。
RBT	10	A/Dコンバータ用ボトム・リファレンス電圧端子：内部でボトム・リファレンス電圧を供給します。
RTP	11	A/Dコンバータ用トップ・リファレンス電圧端子：内部でトップ・リファレンス電圧を供給します。
VIN	12	A/Dコンバータ入力端子
CLOUT	13	クランプ用電圧出力端子：VINと接続し、ビデオ信号をACカップリングで入力することにより入力信号をクランプすることができます。
CLC	14	クランプ時定数設定用端子
AD Gnd	15	A/Dコンバータ用グランド端子
AD Vcc	16	A/Dコンバータ用電源端子
TB7	17	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB6	18	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB5	19	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB4	20	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB3	21	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB2	22	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB1	23	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。
TB0	24	デジタル・インタフェース入出力端子：通常グランドレベルにしておきます。

名称	PIN	機能
BK	25	白黒放送対応用端子：通常グラウンドレベルにしておきます。
TEST1	26	テスト・モード入力端子：通常グラウンドレベルにしておきます。
TEST0	27	テスト・モード入力端子：通常グラウンドレベルにしておきます。
PLLSEL	28	クロックの入力モードを色副搬送波入力（内蔵PLL動作）と外部クロック入力切り換え端子： <u>グラウンドレベルで内蔵PLL動作になります。</u>
CLK IN	29	色副搬送波入力、クロック入力端子：外部のコンデンサによりACカップリングで入力します。
D Vdd	30	デジタル用電源端子
PCOUT	31	位相比較器出力端子
D Gnd	32	デジタル用グラウンド端子

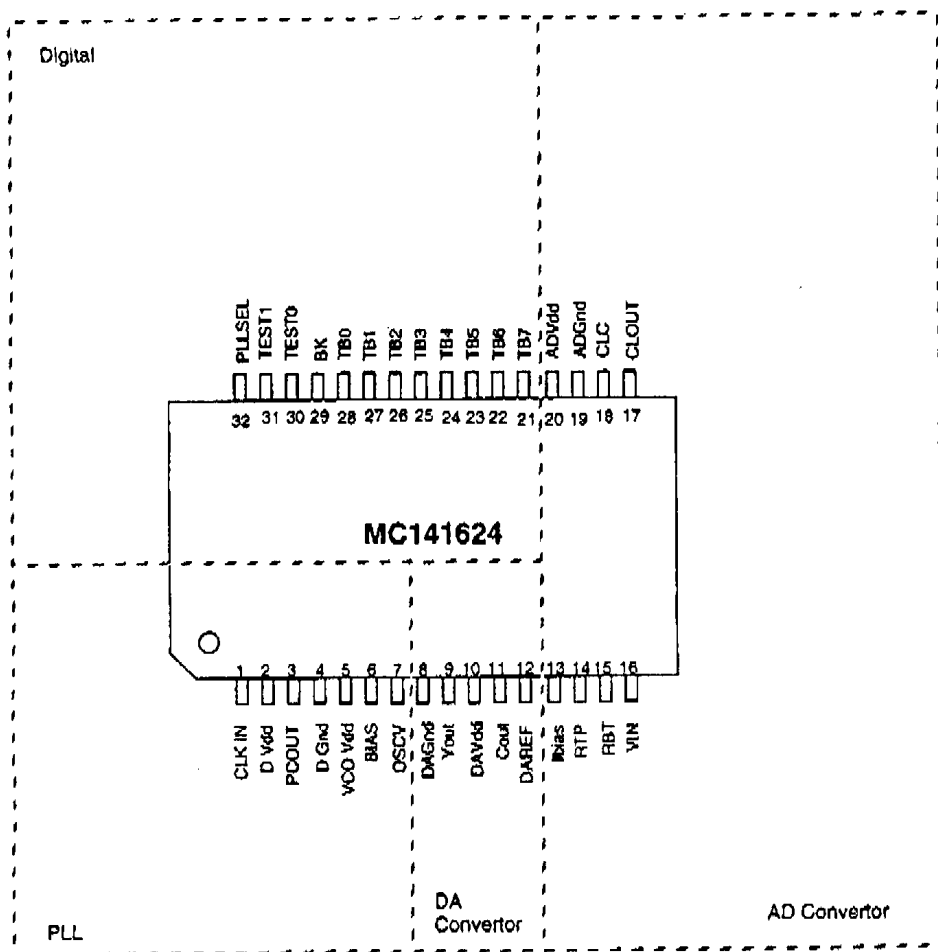


图 3-2 端子配置图 (32SDIP)

Advanced Comb Filter-I

1. 概要

ACF-I (Advanced Comb Filter-I) は、TV/LD/VTR 用のビデオシグナルプロセッサです。デジタル信号処理技術の使用により、コンポジット・ビデオ信号から輝度信号 Y とカラー信号 C を分離します。このフィルタは、4 通倍 PLL 回路を内蔵しており、色副搬送波周波数を入力することにより 4 fsc クロックの広帯域ビデオ信号処理を可能としています。また、ドット妨害やクロスカラー妨害などを最小限度に抑えており、無調整で高画質・高解像度を実現できます。このチップは、A/D、D/A コンバータを内蔵しており、容易にアナログ TV/LD/VTR 回路に接続可能です。

2. 動作説明

図 1 にアドバンストコム フィルター I のブロック図を、表 1 に端子説明を示します。ACF-I は、大きく分けて 5 つのブロックに分かれています。

第 1 は A/D コンバータのブロックです。A/D 変換動作を上位ビットと下位ビットの 2 ステップに分けて変換する 8 ビット高速 A/D コンバータが、入力されたアナログのビデオ信号を、8 ビット・バイナリデータに量子化します。変換周波数は、色副搬送波周波数の 4 倍に相当する 14.32 MHz です。

A/D コンバータのリファレンスには、 $V_{tps} = 2.5V$ 、 $V_{bts} = 0.5V$ を発生するセルフ・バイアス機能がついており外部にリファレンス回路を付加することなく動作可能です。

また、このチップにはクランプ回路が内蔵されています。これは VIN と CLOUT を接続し、ビデオ信号を AC カップリングで入力することにより、A/D コンバータの出力コードと内部で設定するクランプレベルを比較し、入力ビデオ信号をシンク・チップ・クランプする回路です。

第 2 は、アドバンストコム フィルター I のブロックです。このブロックで A/D コンバータで変換されたデジタルデータをアドバンストコム フィルター I のアルゴリズムで処理し、輝度信号と色信号に分離します。

また、BK 端子を H レベルにすることにより、入力ビデオ信号がフィルタリングされずに YOUT に出力されます。この時、COUT 出力は BK 端子に関係なくアドバンストコム フィルター I のアルゴリズムで処理した色信号を出力します。

第 3 は、デジタルからアナログへの変換ブロックです。アドバンストコム フィルター I 回路で分離された色信号と輝度信号は、2 個の 8 ビット D/A コンバータによりアナログ信号に変換されます。出力電圧レンジは 0.3V~1.5V の 1.2Vp-p です。変換周波数は A/D コンバータと同じく、色副搬送波周波数の 4 倍の 14.32 MHz です。

第 4 は、4 通倍回路のブロックです。このブロックで、入力された色副搬送波周波数に同期した 4 倍のクロック信号を発生します。

また、PLLSEL 端子を H レベルにすることにより、4 通倍回路を使わずに色副搬送波周波数の 4 倍に相当する 14.32 MHz のクロックを入力することができます。

2-1. A/Dコンバータ回路

入力されたビデオ信号は、8ビット高速A/Dコンバータによって、デジタルコードに変換されます。2ステップ・パラレル方式を採用することにより最大変換速度15MHzを実現しています。A/Dコンバータのリファレンスには、 $V_{tp} = 2.5V$ 、 $V_{bt} = 0.5V$ を発生するセルフバイアス機能を内蔵しており、外部にリファレンス回路を設けることなく動作します。

2-2. クランプ回路

クランプ回路は、VIN端子とCLOUT端子を接続し、ビデオ信号をACカップリングで入力することにより、入力ビデオ信号をシンク・チップ・クランプする回路です。内部で設定するデジタル値とA/Dコンバータの出力コードを比較し、CLOUT端子よりクランプ電圧を出力します。これによりビデオ信号のシンク・チップ・レベルを内部で設定するデジタル値に一致させるように動作します。

2-3. アドバンストコム フィルターI回路

アドバンストコム フィルターIは、NTSC方式用に開発された2ラインデジタル・コム・フィルタで、垂直相関回路により1ライン前の信号を比較して、現在のラインを演算するのにもっとも適した信号を使います。そのため、従来のコムフィルタで問題となっていたドット妨害やクロスカラー妨害を最小限に抑えており、高画質・高解像度化に対応したY/C分離を無調整で実現できます。このフィルタのクロック周波数は、色副搬送波周波数の4倍の14.32 MHzです。また、BK端子をHレベルにすると、YOUT端子より入力ビデオ信号がY/C分離されずにそのままD/A変換されて出力されます。この時COUT端子には、BK端子に関係なくY/C分離動作時と同じ色信号を出力します。

表2にBK端子とD/A出力の関係を示します。

表2 BK端子機能表

BK端子	YOUT	COUT
L	輝度信号	色信号
H	ビデオ信号	

2-4. D/Aコンバータ回路

アドバンストコム フィルターI回路で分離された輝度信号と色信号は、2個の8ビット高速D/Aコンバータによりアナログ信号に変換されます。出力電圧レンジは0.3V~1.5Vの1.2V_{p-p}です。

2-6. クロック発生回路

ACF-Iを動作させるための、クロック信号を発生する回路です。CLKIN端子に入力された色副搬送波周波数に同期した4倍のクロック信号を発生します。また、PLLSEL端子をHレベルにすることにより4 F_{sc}入力が可能となります。

4. 使用上の注意

1) . Vcc, Gnd

A/D、D/A、PLLおよびデジタル系すべてのVcc、Gndは、ノイズの影響を減少させるため、電源装置まで分離して配線するとともにGndラインは十分広く短くし、配線インピーダンスが可能な限り小さくなるようにレイアウトしてください。

Vcc端子はデジタル、アナログともに、端子のできるだけ近くで周波数特性の良い高容量のコンデンサによりそれぞれのグラウンドにバイパスします。推奨アプリケーションでは0.1 μ Fの積層セラミックコンデンサと47 μ Fのタンタル・コンデンサを使用しています。

2) . VIN

ビデオ入力は、折り返しノイズを防ぐため、エリア・フィルタでクロック周波数の1/2以下に帯域を制限する必要があります。ここで入力バッファとして用いるアンプには、十分な帯域とドライブ能力が必要となります。また、外来ノイズの影響を最小限に抑えるため、ロー・インピーダンスでドライブするとともにVIN端子までのパターンをできる限り短くレイアウトしてください。

内蔵クランプ回路を使用する場合は、CLOUT端子とVIN端子を接続し、周波数特性の良いコンデンサでACカップリングして信号を入力します。この場合、VIN、CLOUT、カップリングコンデンサおよび入力バッファアンプ間の配線パターンはできる限り短くレイアウトするとともに、外来ノイズに対する十分な配慮が必要です。

3) . A/D リファレンス端子

RTP端子、RBT端子は、内部に $V_{ip} = 2.5V$ 、 $V_{bt} = 0.5V$ を発生するセルフバイアス機能がついており、A/Dコンバータのアナログ入力のダイナミックレンジに対応しています。RTP端子、RBT端子のできるだけ近くで周波数特性の良いコンデンサによりA/D Gndへバイパスすることで安定した特性が得られます。推奨アプリケーションでは0.1 μ Fの積層セラミックコンデンサと10 μ Fのタンタル・コンデンサを使用しています。

4) . CLC 端子

CLC端子はクランプ回路のスピードを外付けのコンデンサ及び抵抗により設定する端子です。

通常コンデンサと抵抗を並列にしてA/D Gndに接続します。コンデンサの容量を小さくすると、ビデオ信号をA/D Vcc側にシフトするスピードが早くなります。抵抗値を小さくすると、ビデオ信号をA/D Gnd側にシフトするスピードが早くなります。ここで、あまり抵抗値を小さくするとビデオ信号にサグが現れます。また、コンデンサの容量を大きくすると、クランプのスピードが遅くなりますので抵抗値、容量の設定には十分な配慮が必要です。

5) . D/A リファレンス

DAREF 端子は、YOUT 端子、COUT 端子の D/A コンバータのリファレンス用デカップリング端子です。端子のできるだけ近くで周波数特性の良いコンデンサにより D/A Gnd へバイパスします。推奨アプリケーションでは $0.1 \mu\text{F}$ の積層セラミックコンデンサを使用しています。

6) . クロック発生回路

クロック信号は CLKIN 端子に入力する色副搬送波周波数の 4 倍の周波数で 14.31818 MHz です。入力レベルは最小 1Vp-p で、他の信号に影響を与えないようにはかの回路と分離する必要があります。また、入力されるビデオ信号のバースト信号に同期した色副搬送波周波数でなければなりません。

クロック信号はチップ内部で配線されているため、外部に与えるノイズの影響を抑えています。






7) . IBIAS 端子

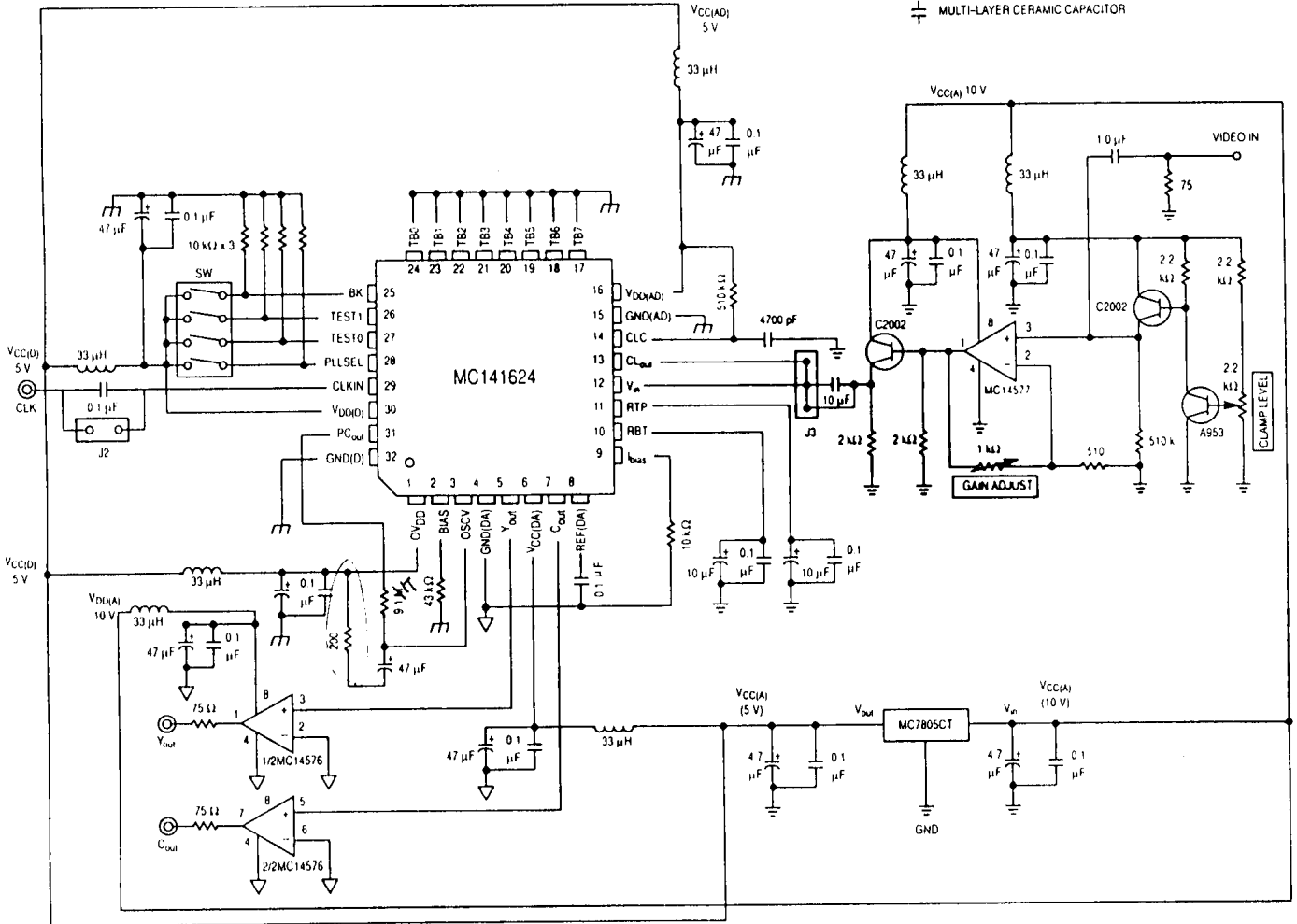
IBIAS 端子は A/D コンバータと D/A コンバータ用のバイアス電流を設定する端子です。外付けの抵抗を D/A Gnd との間に接続します。

8) . ラッチアップに関して

A/D Vcc、DA Vcc、O Vcc、D Vcc 端子は互いに独立した電源です。したがって、電源立上げ時にラッチアップが起こる可能性があります。これを防ぐため、A/D Vcc、D/A Vcc、O Vcc、D Vcc 端子の各電源は、同時に立ち上げてください。

APPLICATION CIRCUIT

-  ADC GND
-  DAC GND
-  DIGITAL GND
-  TANTALUM CAPACITOR
-  MULTI-LAYER CERAMIC CAPACITOR



外形寸法图 (32SDIP)

